

Analog IC Design: Syllabus

- [1] Course: Analog IC Design (類比積體電路設計)
Class time: Monday 2:10 ~ 5:00PM, i.e. 6 ~ 8節
Classroom: 電機系館一樓 靄雲廳, i.e. Room # 92119
講義及作業題目: <http://msic.ee.ncku.edu.tw>
首頁 → IC設計課程 → 研究所課程 → 類比積體電路設計
公告及作業繳交: <http://moodle.ncku.edu.tw/>
- [2] Professor: Dr. Tai-Haur Kuo (郭泰豪 教授) (06) 2757575 ext. 62389
助教: 楚聿程、吳少瑋 (06)2757575 ext.62400-2889
Office hour: Monday 5:00 ~ 6:00PM, Friday 4:00 ~ 5:00PM and more at
奇美樓三樓 95304 小間會議室
- [3] Textbook: Tony Carusone, David Johns and Kenneth Martin, “*Analog Integrated Circuit Design*”, John Wiley & Sons, New York, 2nd edition, 2013.
Reference: Paul R. Gray and Robert G. Meyer, “*Analysis and Design of Analog Integrated Circuits*”, 5th edition, John Wiley & Sons, New York, 2009.
- [4] Grade factor: Homework-25%, Homework Bonus-4%, Midterm-35%, Final-40%
(HW#1-10%, HW#2-15%, Bonus(HW3~)-4%)
- [5] Purposes:
1. Provide enough knowledge and understanding for the design of analog front-end and back-end ICs.
2. Facilitate ready access to the relevant literature if more sophisticated designs are called for.

Analog IC Design: Syllabus

[6] Course outline:

週次 Week	日期 Date	進度說明 Progress Description
1	109/09/07	Ch.1 Introduction to semiconductor
2	109/09/14	Ch.2 Semiconductor devices and models HW1: Curve fitting
3	109/09/21	Ch.3 Component matching issues & Ch.4 Current mirror (1/2)
4	109/09/28*	Ch.4 Current mirror (2/2) & Ch.5 Operational amplifier (1/2)
5	109/10/05	Ch.5 Operational amplifier (2/2) HW2: Two-stage OP
6	109/10/12	Ch.6 Noise analysis and modeling
7	109/10/19*	Ch.7 Comparators (1/2) HW3: Folded-cascode OP
8	109/10/26	Ch.7 Comparators (2/2)
9	109/11/02*	Midterm exam (Ch.1~Ch.7) HW4: Comparator
10	109/11/09	Ch.8 Sample and hold (S/H)
11	109/11/16*	Ch.9 System considerations of pre-filtering and post-filtering (1/2) HW5: Dynamic comparator
12	109/11/23	Ch.9 System considerations of pre-filtering and post-filtering (2/2) Ch.10 Data-converter fundamentals (1/2)
13	109/11/30*	Ch.10 Data-converter fundamentals (2/2)
14	109/12/07	Ch.11 D/A converters & Ch.12 A/D converters (1/2) HW6: MDAC
15	109/12/14	Ch.12 A/D converters (2/2)
16	109/12/21*	Appendix: Ch.13 ADC measurement (1/2)
17	109/12/28	Appendix: Ch.13 ADC measurement (2/2)
18	110/01/04	Final exam (Ch.8~Ch.12)

* Deadline of previous homework

教育目標

- 教育學生專業學識
- 使學生具備創新、分析、設計及實踐四方面能力
- 養成其深厚之電機工程專業知能
- 賡續學術研究及跨領域整合之能力
- 問卷題目: 修習這個課程，使我具備類比積體電路分析、設計及HSPICE 驗證能力，養成基本類比積體電路知能。

核心能力

- 具電機工程相關領域之專業知識
 - ◆ 問卷題目: 修習這個課程，使我具有類比積體電路相關知識，包含CMOS device特性、Circuit noise分析、基本電路設計(Bias circuit、OPAMP、Comparator...等)。
- 策劃及執行專題研究之能力
 - ◆ 問卷題目: 修習這個課程，使我具有執行類比積體電路專題作業或研究之能力，例如Transistor modelling、Two-stage OPAMP設計、Comparator...等。
- 創新思考及獨立解決問題之能力
 - ◆ 問卷題目: 藉由手算分析與HSPICE驗證結果之差異、電路特性規格之間的權衡...等，使我思考並解決類比積體電路問題之能力。
- 良好的國際觀以及理解專業倫理與社會責任之能力
 - ◆ 問卷題目: 修習這個課程，使我更了解科技業時事議題以及從事類比積體電路設計的態度與責任。
- 終身自我學習成長之能力
 - ◆ 問卷題目: 透過這個課程的基本類比電路知識，使我更有能力自我學習相關電路。

教育部類比IC設計競賽 近年獲獎隊數

- 郭泰豪教授及歷屆博碩生助教積極投入電子學、電子學實驗改造、類比IC設計之教育，多年努力成果輝煌。
- 成大電機系學生在每年教育部類比IC設計競賽幾乎囊括所有大獎遠勝過參賽隊數眾多的台清交三校總和(如下表，每年約100隊參賽)。

年度	特優獎			優等獎			佳作獎		
	獎數	成大獲獎數 (郭泰豪)	台清交獲獎數	獎數	成大獲獎數 (郭泰豪)	台清交獲獎數	獎數	成大獲獎數 (郭泰豪)	台清交獲獎數
2020	1	1(1)	0	2	2(1)	0	3	2(0)	0
2019	1	1(0)	0	2	2(0)	0	5	5(0)	0
2018	1	1(0)	0	2	2(0)	0	5	4(0)	1
2017	0	0(0)	0	3	2(1)	1(台)	3	3(1)	0
2016	1	0(0)	0	2	1(1)	0	5	4(1)	0
2015	1	1(0)	0	2	2(1)	0	6	3(0)	2
2014	1	1(0)	0	2	1(1)	0	7	3(0)	2
2013	1	1(1)	0	2	1(0)	1(台)	6	3(0)	3
2012	0	0(0)	0	4	3(1)	1(清)	7	4(0)	1

Ranking of Semiconductor Sales 2018-2019

 : Fabless design house

(USD million)

2019 Rank	2018 Rank	Company	Headquarter	2018 Sales	2019 Sales	YoY(%)
1	2	Intel	U.S.	69,880	69,832	0
2	1	Samsung	South Korea	78,541	55,610	-29
3	4	TSMC (台積電)	Taiwan	34,208	34,503	1
4	3	SK Hynix	South Korea	36,767	22,886	-38
5	5	Micron	U.S.	30,930	19,960	-35
6	6	Broadcom	U.S.	18,189	17,706	-3
7	7	Qualcomm	U.S.	16,385	14,300	-13
8	8	TI	U.S.	14,854	13,547	-9
9	9	Toshiba	Japan	13,801	11,276	-18
10	10	NVIDIA	U.S.	11,951	10,514	-12
11	15	Sony	Japan	7,715	9,552	24
12	11	ST	Europe	9,619	9,456	-2
13	13	Infineon	Europe	9,210	8,946	-3
14	12	NXP	Europe	9,407	8,857	-6
15	14	Media Tek	Taiwan	7,891	7,948	1

Source: Company reports, IC Insights

YoY: Year-over-year growth

Ranking of Fabless IC Design House 2018-2019

(USD million)

2019 Rank	2018 Rank	Company	Headquarter	2018 Sales	2019 Sales	YoY(%)
1	1	Broadcom	Singapore	18,547	17,246	-7.0
2	2	Qualcomm	U.S.	16,370	14,518	-11.3
3	3	NVIDIA	U.S.	11,163	10,125	-9.3
4	4	MediaTek (聯發科)	Taiwan	7,882	7,962	1.0
5	5	AMD	U.S.	6,475	6,731	4.0
6	6	Xilinx	U.S.	2,868	3,236	12.8
7	7	Marvell	U.S.	2,823	2,708	-4.1
8	8	Novatek (聯詠)	Taiwan	1,813	2,085	15.0
9	9	Realtek (瑞昱)	Taiwan	1,518	1,965	29.4
10	10	Dialog	U.K.	1,442	1,421	-1.5

Source: Company financial reports

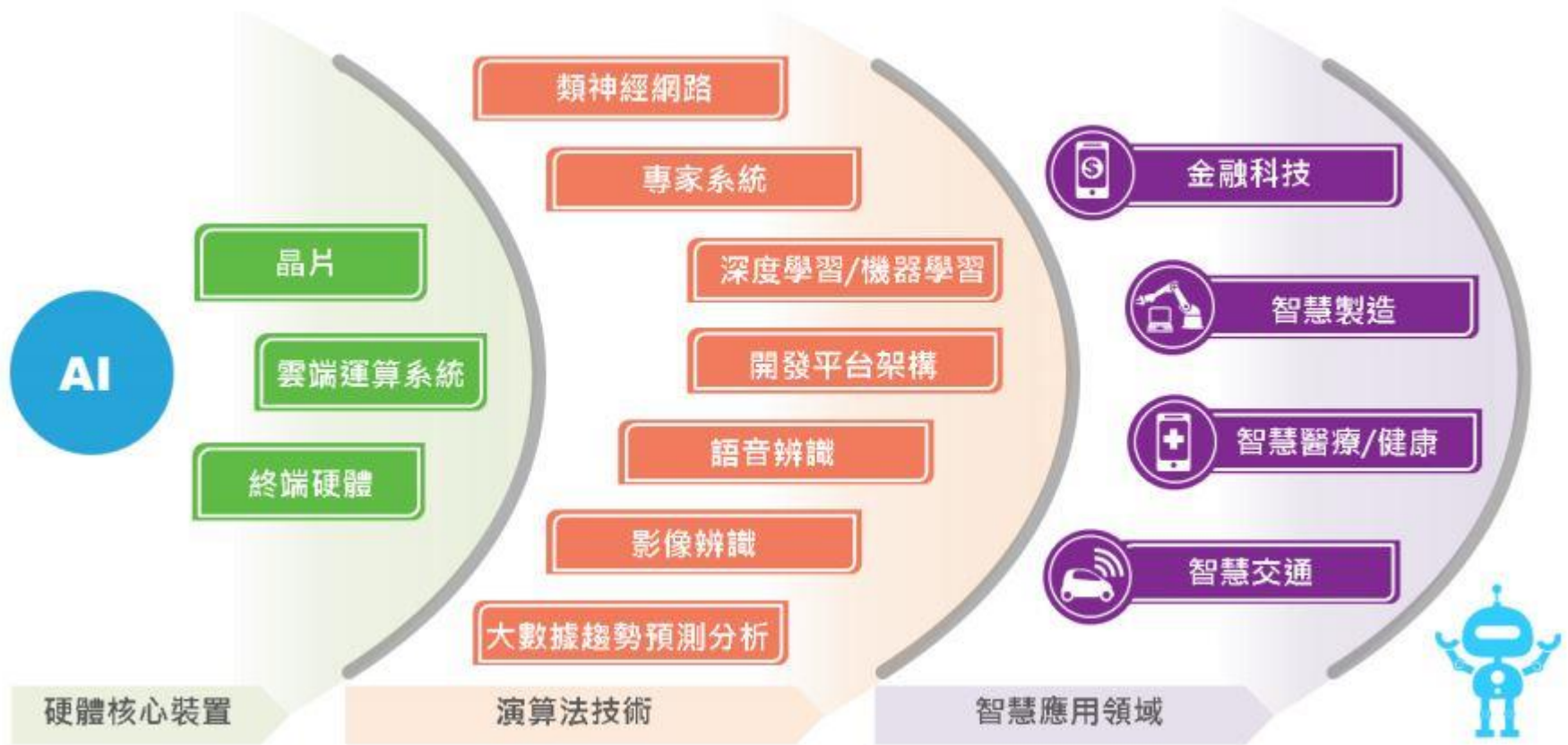
YoY: Year-over-year growth

2018百大好缺

以 2018 月薪中位數 排序	職缺	2018 年月薪中位數 (元)	四年職缺增幅 (2014 & 2018)
1	類比 IC 設計工程師	86,000	8%
2	數位 IC 設計工程師	85,000	7%
3	電腦系統分析師	60,000	65%
4	藥師	60,000	32%
5	韌體設計工程師	57,500	5%
6	生物學專業與研究	56,000	57%
7	BIOS 工程師	52,100	11%
8	電子產品系統工程師	51,000	22%
9	半導體製程工程師	49,560	59%
10	醫療器材研發工程師	49,500	66%
11	專科護理師	49,500	54%
12	網路安全分析師	48,750	125%
13	電玩程式設計師	48,000	43%
14	醫藥研發人員	48,000	45%
15	機構工程師	48,000	11%
16	MES 工程師	47,700	137%
17	軟體設計工程師	47,500	58%
18	材料研發人員	47,500	19%
19	軟體相關專案管理師	47,250	88%
20	產品管理師	47,000	22%

資料來源:104 人力銀行

人工智慧與產業



資料來源：科技部

科技部-人工智慧推動策略



資料來源：科技部

半導體關鍵技術



資料來源：科技部