

Analog IC Design Homework 1 (1/9)

- **HSPICE® Reference Manual : MOSFET Models** (請參考Reading Assignment of HSPICE Manual)
 - ◆ HSPICE reading assignment每人皆需寫心得，附在同一份Word即可。
- 附表1、2及3分別為Device-1、Device-2及Device-3的電流 I_{DS} 對 V_{GS} 與 V_{DS} 電壓的量測資料。請利用所給資料求出在飽和區(saturation region)內電流方程式 $I_{DS} = \frac{1}{2} K \left(\frac{W}{L} \right) (V_{GS} \times N - V_t)^\alpha (1 + \lambda V_{DS})$ 中元件參數之最佳近似值： α 、 λ (Lambda, Channel length modulation parameter)、 V_t (Threshold voltage)、 $K = \mu C_{ox}$ 、 g_m (trans-conductance)，比較並討論求得參數所畫出的I-V curve與所給定的I-V curve間的差異。N為0.9+0.01x學號最後一位(例如學號=E24084058 → N=0.98)，學號倒數第二位數為1, 4, 7的同學請選擇Device-1(附表1)，2, 5, 8的同學選擇Device-2(附表2)，0, 3, 6, 9的同學選擇Device-3(附表3)。
 - ◆ 請注意所選取 I_{DS} 值的操作區域與電流方程式的成立關係。
 - ◆ 請清楚描述所求元件參數最佳近似值的方法與流程。有額外探討及分析者，分數較高。
 - ◆ 請將所求得的參數值整理如下表並附於報告中

Parameter	α	λ	V_t	K	g_m
Value (unit)					

- Moodle作業檔繳交期限 (過補交期限或抄襲者以0分計算。)
 - ◆ 09/21/2025(Fri.)11:59:59 pm，遲交1天扣5分(以滿分100分計)
- 注意事項
 - ◆ 一人一組，檔案請壓縮成zip檔並取名為 HW#_學號，例：HW1_N26000000.zip。
 - ◆ 將檔案(含Word報告及可直接執行之MATLAB code)上傳至moodle。
 - ◆ 字體大小12pt (中文: 標楷體，英文: Times New Roman)。
 - ◆ 根據IEEE上傳規定，請將圖片解析度設置為300dpi。建議上傳文件大小為1MB。
 - ◆ Office hour：Monday 5:00 ~ 6:00PM & Thursday 6:00 ~ 7:00PM 奇美樓3樓95304室

Analog IC Design Homework 1 (2/9)

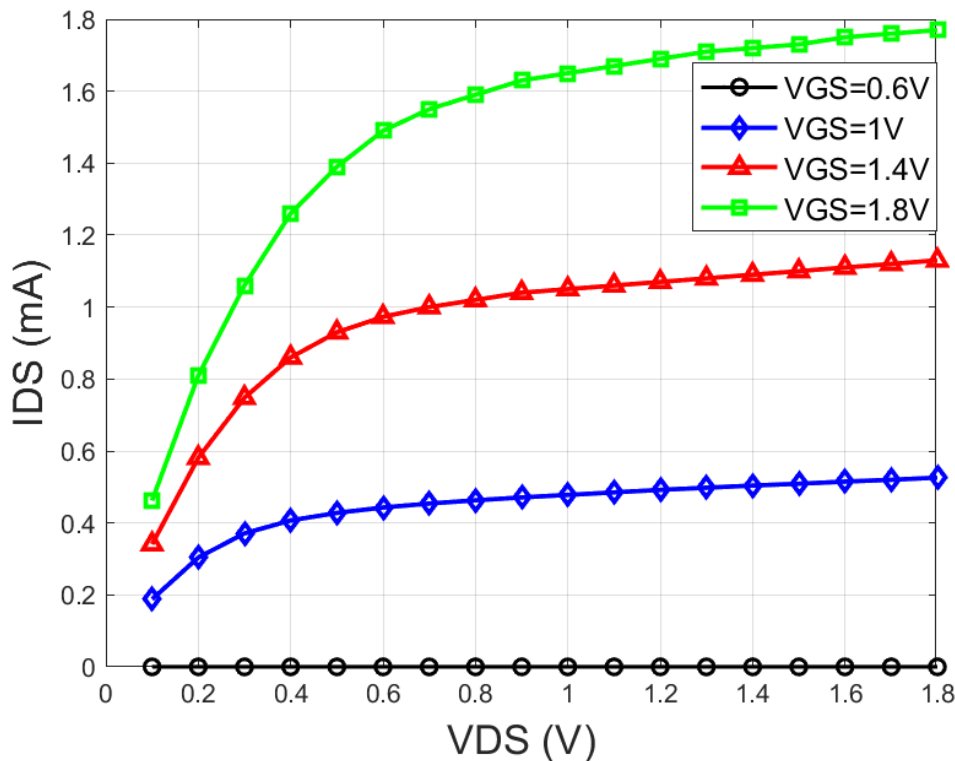
- 附表1 (Device-1)

- ◆ I_{DS} vs. V_{GS} and V_{DS}
- ◆ NMOS $W/L=3\mu\text{m}/0.2\mu\text{m}$

- $$I_{DS} = \frac{1}{2} K \left(\frac{W}{L} \right) (V_{GS} \times N - V_t)^\alpha (1 + \lambda V_{DS})$$

 $N = 0.9 + 0.01 \times \text{最後一位}$

$I_{DS}(A)$



$V_{GS} (V) \backslash V_{DS} (V)$	0.6	1.0	1.4	1.8
0.1	2.53E-05	1.88E-04	3.41E-04	4.62E-04
0.2	3.17E-05	3.04E-04	5.81E-04	8.09E-04
0.3	3.48E-05	3.71E-04	7.48E-04	1.06E-03
0.4	3.73E-05	4.07E-04	8.60E-04	1.26E-03
0.5	3.96E-05	4.28E-04	9.30E-04	1.39E-03
0.6	4.17E-05	4.43E-04	9.73E-04	1.49E-03
0.7	4.37E-05	4.54E-04	1.00E-03	1.55E-03
0.8	4.58E-05	4.63E-04	1.02E-03	1.59E-03
0.9	4.78E-05	4.71E-04	1.04E-03	1.63E-03
1	4.98E-05	4.78E-04	1.05E-03	1.65E-03
1.1	5.18E-05	4.85E-04	1.06E-03	1.67E-03
1.2	5.39E-05	4.92E-04	1.07E-03	1.69E-03
1.3	5.60E-05	4.98E-04	1.08E-03	1.71E-03
1.4	5.81E-05	5.04E-04	1.09E-03	1.72E-03
1.5	6.02E-05	5.09E-04	1.10E-03	1.73E-03
1.6	6.24E-05	5.15E-04	1.11E-03	1.75E-03
1.7	6.46E-05	5.20E-04	1.12E-03	1.76E-03
1.8	6.68E-05	5.26E-04	1.13E-03	1.77E-03

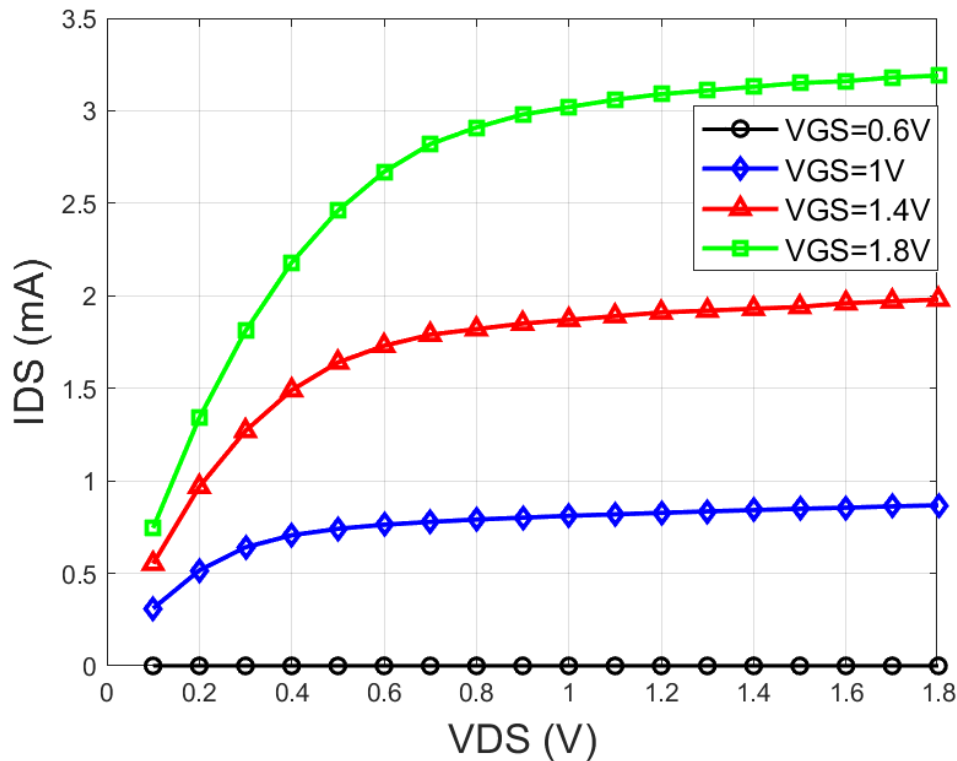
Analog IC Design Homework 1 (3/9)

- 附表2 (Device-2)

- ◆ I_{DS} vs. V_{GS} and V_{DS}
- ◆ NMOS $W/L=7\mu m/0.3\mu m$

- $$I_{DS} = \frac{1}{2} K \left(\frac{W}{L} \right) (V_{GS} \times N - V_t)^\alpha (1 + \lambda V_{DS})$$

 $N = 0.9 + 0.01 \times \text{最後一位}$



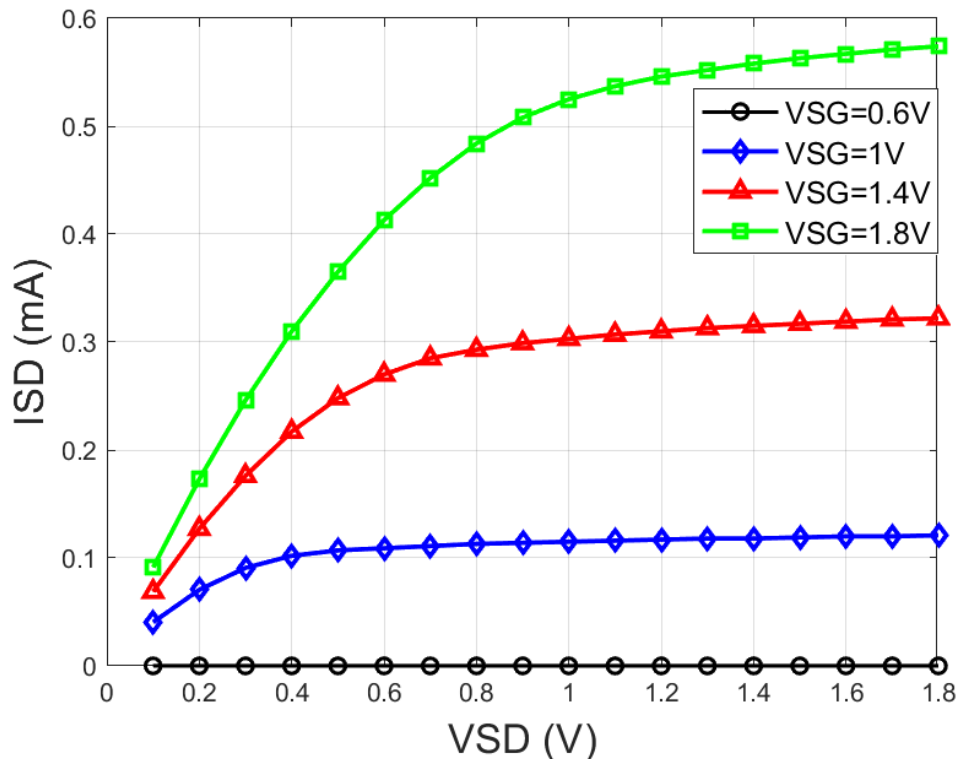
$V_{GS} (V) \backslash V_{DS} (V)$	0.6	1.0	1.4	1.8
0.1	4.90E-05	3.10E-04	5.52E-04	7.45E-04
0.2	6.05E-05	5.16E-04	9.68E-04	1.34E-03
0.3	6.48E-05	6.41E-04	1.27E-03	1.81E-03
0.4	6.79E-05	7.06E-04	1.49E-03	2.18E-03
0.5	7.06E-05	7.41E-04	1.64E-03	2.46E-03
0.6	7.31E-05	7.63E-04	1.73E-03	2.67E-03
0.7	7.54E-05	7.78E-04	1.79E-03	2.82E-03
0.8	7.77E-05	7.91E-04	1.82E-03	2.91E-03
0.9	7.99E-05	8.01E-04	1.85E-03	2.98E-03
1	8.21E-05	8.11E-04	1.87E-03	3.02E-03
1.1	8.44E-05	8.19E-04	1.89E-03	3.06E-03
1.2	8.66E-05	8.27E-04	1.91E-03	3.09E-03
1.3	8.88E-05	8.35E-04	1.92E-03	3.11E-03
1.4	9.10E-05	8.42E-04	1.93E-03	3.13E-03
1.5	9.33E-05	8.49E-04	1.94E-03	3.15E-03
1.6	9.55E-05	8.55E-04	1.96E-03	3.16E-03
1.7	9.78E-05	8.62E-04	1.97E-03	3.18E-03
1.8	1.00E-04	8.68E-04	1.98E-03	3.19E-03

Analog IC Design Homework 1 (4/9)

- 附表3 (Device-3)

- ◆ I_{SD} vs. V_{SG} and V_{SD}
- ◆ PMOS W/L=6 μ m/0.4 μ m

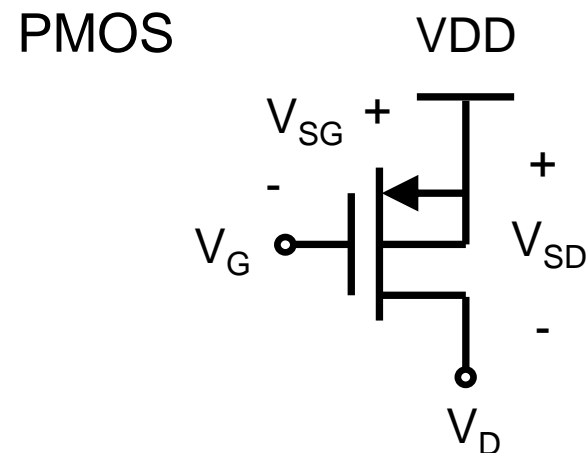
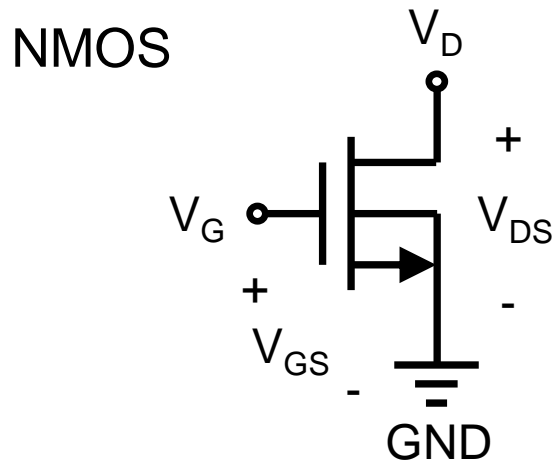
- $I_{SD} = \frac{1}{2} K \left(\frac{W}{L} \right) (V_{SG} \times N - |V_t|)^\alpha (1 + \lambda V_{SD})$
, $N = 0.9 + 0.01 \times \text{最後一位}$



$V_{SD}(V) \backslash V_{SG}(V)$	0.6	1.0	1.4	1.8
0.1	5.72E-06	4.04E-05	6.87E-05	9.11E-05
0.2	6.59E-06	7.05E-05	1.27E-04	1.73E-04
0.3	6.78E-06	9.08E-05	1.76E-04	2.46E-04
0.4	6.91E-06	1.02E-04	2.17E-04	3.10E-04
0.5	7.02E-06	1.07E-04	2.48E-04	3.65E-04
0.6	7.12E-06	1.09E-04	2.70E-04	4.13E-04
0.7	7.21E-06	1.11E-04	2.85E-04	4.52E-04
0.8	7.30E-06	1.13E-04	2.93E-04	4.84E-04
0.9	7.38E-06	1.14E-04	2.99E-04	5.08E-04
1	7.45E-06	1.15E-04	3.03E-04	5.25E-04
1.1	7.52E-06	1.16E-04	3.07E-04	5.37E-04
1.2	7.59E-06	1.17E-04	3.10E-04	5.46E-04
1.3	7.66E-06	1.18E-04	3.13E-04	5.52E-04
1.4	7.72E-06	1.18E-04	3.15E-04	5.58E-04
1.5	7.79E-06	1.19E-04	3.17E-04	5.63E-04
1.6	7.85E-06	1.20E-04	3.19E-04	5.67E-04
1.7	7.91E-06	1.20E-04	3.21E-04	5.71E-04
1.8	7.97E-06	1.21E-04	3.22E-04	5.74E-04

Analog IC Design Homework 1 (5/9)

- 作業範例說明: 本範例只以一組 I_{DS} v.s. V_{GS} and V_{DS} 的 data 來作元件參數近似，因此所求參數值 **只符合此曲線**。希望同學求出一組 α 、 λ (Lambda, Channel length modulation parameter)、 V_t (Threshold voltage)、 $k(= \mu C_{ox})$ 值能 **同時** 符合附表所提供的四組 I_{DS} v.s. V_{GS} and V_{DS} 的 data。
- 提示一
 - ◆ 先了解題目上給的偏壓點的定義為何
 - ◆ 由上述 Device 1~3 的 IV-curve 中可以看到 NMOS I_{DS} v.s. V_{DS} (PMOS I_{SD} v.s. V_{SD}) 的元件特性。



Analog IC Design Homework 1 (6/9)

- 提示二

- ◆ 了解 I_D 公式中 $\alpha \neq 2$ 的原因

- Mobility degradation

- $V_{DS} \uparrow \rightarrow$ 電子被加速 \rightarrow 電子撞擊機率增加 \rightarrow 電子平均飄移速度飽和

$$\mu_{n,eff} \approx \frac{\mu_n}{[1 + (\theta V_{eff})^m]^{1/m}}$$

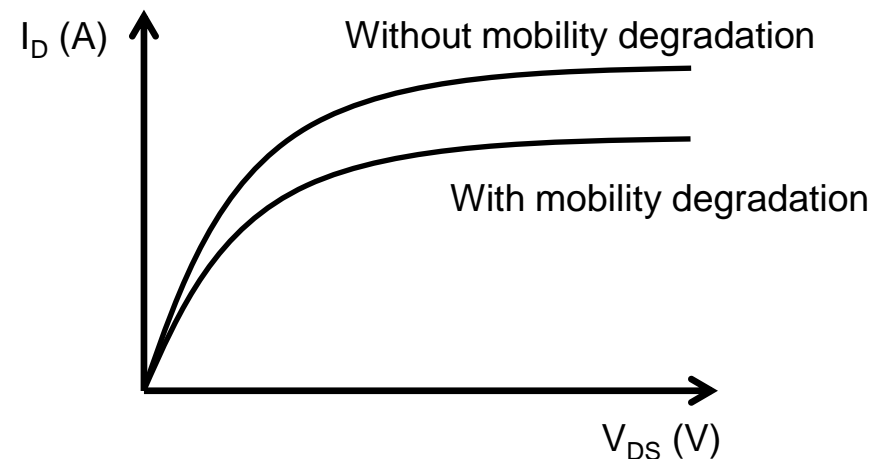
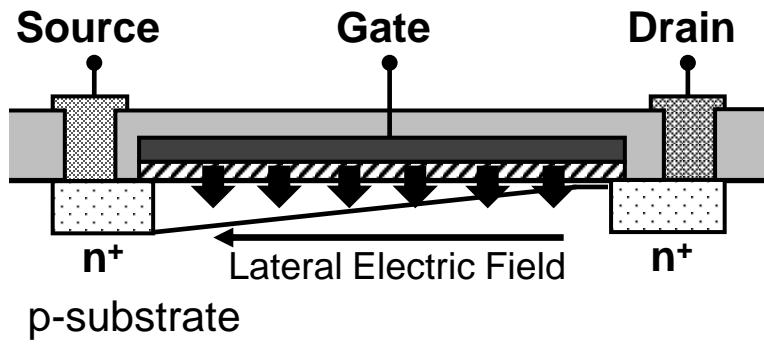
$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} V_{eff}^2 \left(\frac{1}{[1 + (\theta V_{eff})^m]^{1/m}} \right)$$

where θ and m are device parameters



$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} V_{eff}^\alpha, \quad \alpha < 2$$

This effect can also expressed as α -law model from curve-fitting



Analog IC Design Homework 1 (7/9)

- 提示三

- ◆ 將題目中的 V_{GS} , V_{DS} , I_{DS} 值寫入檔案” In_curve.txt”中並讀進MATLAB做curve fitting

```
data=load('In_curve.txt');  
vds=data(:,1);  
id=data(:,2);  
vgs=data(:,3);
```

```
equation=polyfit(vds,id,1);  
coeff1=equation(1);  
coeff0=equation(2);
```

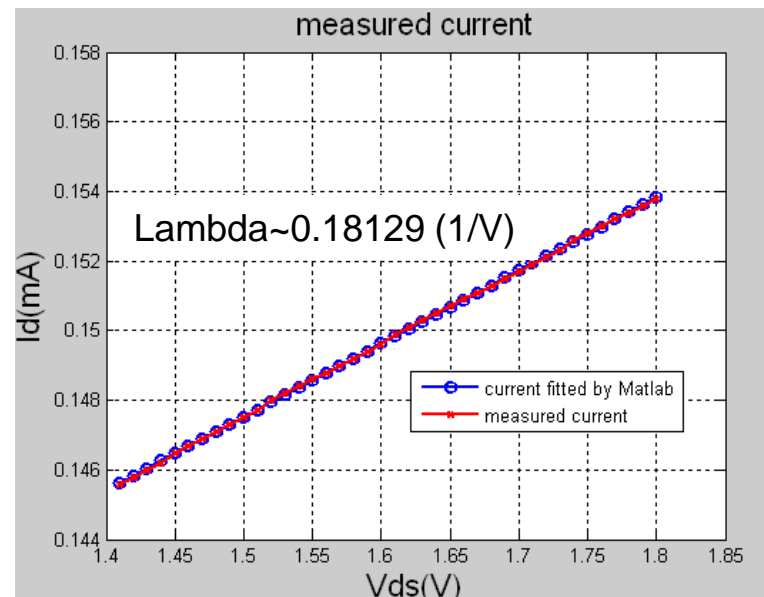
```
for k=1:length(id)  
    id_fit(k)=coeff0+coeff1*vds(k);  
end  
lambda=coeff1/coeff0  
plot(vds,id_fit.*1e3,'-bx');
```

Note : $I_{DS} = \frac{1}{2} K \left(\frac{W}{L} \right) (V_{GS} - V_t)^\alpha (1 + \lambda V_{DS})$

An example of “In_curve.txt”

1.3000e-01	6.696e-05	1.300e-01
1.4000e-01	7.044e-05	1.400e-01
1.5000e-01	7.372e-05	1.500e-01
1.6000e-01	7.682e-05	1.600e-01

An example of lambda



Analog IC Design Homework 1 (8/9)

- 提示四：利用MATLAB算出 k_n 及 α 的最佳近似解

```
[x,fval]=fminsearch(@find_min_err,[1e-6,1])
```

```
function sum_err=find_min_err(x)
```

```
data=load('ln_curve.txt');
```

```
vds=data(:,1);id=data(:,2);
```

```
vgs=data(:,3);
```

} 資料匯入

```
equation=polyfit(vds,id,1);
```

```
coeff1=equation(1);
```

```
coeff0=equation(2);
```

```
lamda=coeff1/coeff0;
```

} λ fitting

```
vth=0.564;
```

```
sum_err=0;
```

```
for k=1:1:length(id)
```

```
id_model(k)=1/2*x(1)*10/0.35*(vgs(k)-vth)^x(2)*(1+lamda*vds(k));
```

```
sum_err=sum_err+(id_model(k)-id(k))^2;
```

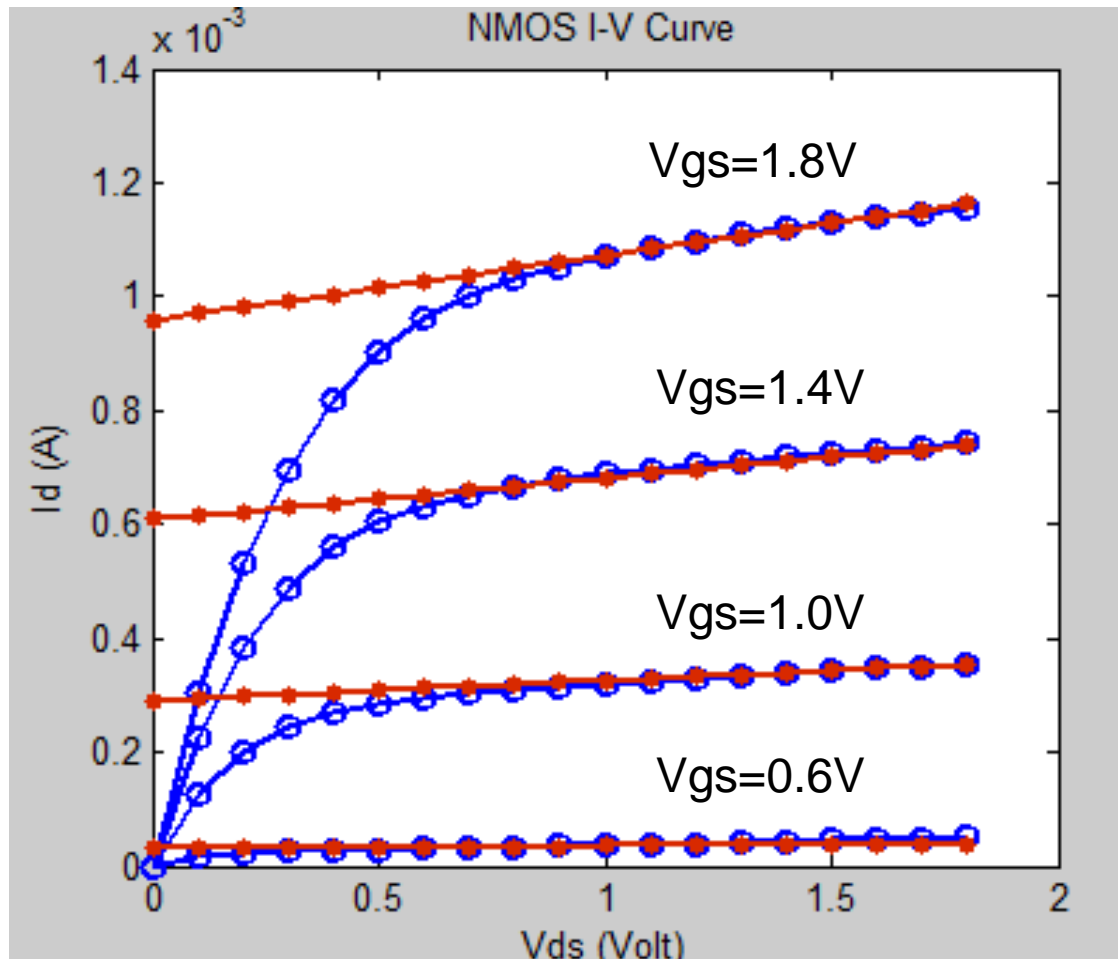
```
end
```

- ◆ 備註：以上兩列為不同的m file，下方列請命名為find_min_err.m

Analog IC Design Homework 1 (9/9)

- 提示五

- ◆ 以MATLAB算出的各參數值，將I-V curve畫出，與用measurement data 畫出的I-V curve做比較，如下例：



Reference

● 參考資料

- [1] Bowman, K.A.; Austin, B.L., Eble, J.C., Xinghai Tang, Meindl, J.D , "A Physical Alpha-Power Law MOSFET Model," *IEEE Journal of Solid- State Circuits*, Volume: 34, pp.1410-1414, Oct. 1999.
- [2] T. Sakurai; A. Pichard Newton, "Alpha-Power Law MOSFET Model and its Application to CMOS Inverter Delay and Other Formulas," *IEEE Journal of Solid-State Circuits*, Volume: 25, pp.584-586, Apr. 1990.